

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2001年2月8日 (08.02.2001)

PCT

(10) 国際公開番号
WO 01/10098 A1

(51) 国際特許分類: H04L 29/08, H04J 3/00, H04L 1/00

(21) 国際出願番号: PCT/JP99/04152

(22) 国際出願日: 1999年8月2日 (02.08.1999)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 吉田利之 (YOSHIDA, Toshiyuki) [JP/JP]. 久保武雄 (KUBO, Takeo) [JP/JP]. 梶原隆治 (KAJIWARA, Takaharu)

[JP/JP]; 〒812-0011 福岡県福岡市博多区博多駅前3丁目22番8号 富士通九州デジタル・テクノロジー株式会社内 Fukuoka (JP). 松本 剛 (MATSUMOTO, Tsuyoshi) [JP/JP]. 甘利英敏 (AMARI, Hidetoshi) [JP/JP]. 廣目正志 (HIROME, Masashi) [JP/JP]; 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP).

(74) 代理人: 茂泉修司 (MOIZUMI, Shuji); 〒108-0074 東京都港区高輪3丁目25番27-809号 Tokyo (JP).

(81) 指定国 (国内): JP, US.

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: FRAME COMMUNICATION DEVICE

(54) 発明の名称: フレーム通信装置

コード変換前 A	コード変換後 B
Xxh	YY01h
XXXXh (Xxh 2 回連続) C	YY02h
.	.
.	.
XX · · Xxh (Xxh 255 回連続) D	YYFFh
Yyh	YY00h

A ... BEFORE CODE CONVERSION

B ... AFTER CODE CONVERSION

C ... XXXXh (Xxh REPEATED TWICE)

D ... XX · · · Xxh (Xxh REPEATED 255 TIMES)

(57) Abstract: A frame communication device includes a code converting section and frame generating/disassembling sections. In order to improve the line efficiency without encapsulating transmission data, the code converting section of a frame transmitter converts at least different specific codes X and Y in the transmission data to codes (Y, A) and (Y, B) constituted of the code Y and at least mutually different specific codes A and B, respectively. The frame generating section generates frames of the transmission data the boundaries of which are the code X. The frame disassembling section of a frame receiver disassembles the received data by recognizing the code X in the received data as the boundaries of the frames, and converts the codes (Y, A) and (Y, B) to the codes X and Y.

[続葉有]

WO 01/10098 A1



(57) 要約:

コード変換部とフレーム生成／分解部とで構成されたフレーム通信装置に関するものである。送信データをカプセル化することなく回線効率を改善するために、フレーム送信装置では、コード変換部が、送信データ中の異なる少なくとも特定のコードX及びYを、それぞれ、該コードYと互いに異なる少なくとも特定のコードA及びBとで構成されたコード(Y, A)及び(Y, B)に変換し、フレーム生成部が該コードXをフレーム境界とした該送信データのフレームを作成する。フレーム受信装置では、フレーム分解部が特定のコードXをフレーム境界と認識して受信データを分解し、該受信データの中の、特定のコードYと特定のコードA及びBとで構成されるコード(Y, A)及び(Y, B)を、コードX及びYに変換する。

明 細 書
フレーム通信装置

技術分野

- 5 本発明はフレーム通信装置に関し、特にコード変換部とフレーム生成／分解部とで構成されたフレーム通信装置に関するものである。

近年、通信分野における発展はめざましく情報転送においても従来のキャラクタ・ベース或いはフレーム・ベースに、新たに根本的に異なるセル・ベースの転送モードが採用されるに至っている。いずれの転送方式においてもデータを効率

10 良く伝送することは重要であるが、最も基本的なフレーム・ベースにおいても例えば異なるフレーム・ベース間でのデータ転送の効率化が求められている。

背景技術

- 図 15 は、従来のネットワークの構成例を示している。このネットワークは 50M
- 15 リング型の伝送路 40 で接続されるインタフェースノード 41_1～41_5（符号 41 で総称することがある）と、各インタフェースノード 41_1～41_5 に接続されたイーサネット 44_1, 44_2, ..., イーサネット 44_3, 44_4, 44_5, 及び 44_6 とで構成されている。

- インタフェースノード 41 は、同期回線多重装置 42 及びイーサネット収容
- 20 LS(Line Set)43 で構成されている。

- 例えばイーサネット 44_1 は、インタフェースノード 41_1、50M リング伝送路 40、及びインタフェースノード 41_5 を経由してイーサネット 44_6 に接続されている。インタフェースノード 41_1 のイーサネット収容 LS43 とインタフェースノード 41_5 のイーサネット収容 LS43 と間の接続は P-P 接続 (point to point
- 25 connection) である。

図 16 は、図 15 で示したインタフェースノード 41_1 及び 50M リング伝送路 40 の構成をより詳細に示している。50M リング伝送路 40 は、#0 系光伝送路 40_1 及び #1 系光伝送路 40_2 で構成され、同期回線多重装置 42 は、#0 光 IF 部 42_1、#1 光 IF 部 42_2、及び制御監視クロック部 45 で構成され、イーサネット収容 LS43

は、端末 IF 部 43_1, 43_2, ...で構成されている。

#0 光 IF 部 42_1 及び #1 光 IF 部 42_2 は、O/E・E/O 変換部 51、SDH 処理部 52、
回線多重部 53、FIFO54、及び 8-1SEL 部 55 で構成され、制御監視クロック部 45
は、PLO(Phase Locked Oscillator : 位相同期発振器)56 及び制御・監視部 57 で
5 構成されている。端末 IF 部 43_1 及び 43_2 は、同期回線多重装置 42 に接続され
た HW インタフェース部 61、イーサネット 44 に接続された端末インタフェース
部 62、及び制御・監視部 63 で構成されている。

動作において、例えば、#0 系光伝送路 40_1 の SDH フレーム上のデータは、O/E・
E/O 変換部 51 で光/電変換された後、SDH 処理部 52、回線多重部 53、及び端末 IF
10 部 43_1 の HW インタフェース部 61 を経由して端末インタフェース部 62 に送られ、
この端末インタフェース部 62 でイーサネットフレームに乘せられてイーサネッ
ト 44_1 に送出される。

逆に、イーサネット 44_1 のフレーム上のデータは、端末インタフェース部 62、
HW インタフェース部 61、#0 光 IF 部 42_1 の 8-1SEL 部 55、回線多重部 53、及び
15 SDH 処理部 52 を経由して O/E・E/O 変換部 51 に送られた後、この O/E・E/O 変換部
51 で電/光変換されて #0 系光伝送路 40_1 の SDH フレーム上に乗せられる。

図 17 は、図 16 に示した端末 IF 部 (イーサネット収容 LS) 43 をより詳細に示
している。

このイーサネット収容 LS43 は、回線 IF 部 10、チェックデータ生成部 11、送
20 信バッファ部 13、送信バッファライト制御部 14、送信バッファリード制御部 15、
データチェック部 16、及びカプセル分割部 19 で送信インタフェース部を構成し
ている。

また、イーサネット収容 LS43 は、カプセル組立部 37、データチェック部 32、
受信バッファ部 34、受信バッファライト制御部 35、受信バッファリード制御部
25 36、データチェック部 37、及び回線 IF 部 10 で受信インタフェース部を構成し
ている。

さらに、イーサネット収容 LS43 は、送信側及び受信側に共通な使用帯域イネ
ーブル生成部 23 及び使用帯域設定部 24 を有している。

動作において、回線 IF 部 10 は、収容回線上から可変長フレームを受信し、こ

れを NRZ(Non Return Zero)信号に変換した後、伝送路側に送信データとして出力する。

この送信データにチェックデータ生成部 11 はチェックデータを付加し、このデータを送信バッファライト制御部 14 は、速度変換用の送信バッファ部 13 に書き込むための制御を行う。

使用帯域イネーブル生成部 23 は、使用帯域設定部 24 で予め設定された設定値 96、伝送部フレームパルス 88、及び伝送路クロック 89 に基づき、使用帯域イネーブル信号 84 を生成する。この信号 84 により送信バッファリード制御部 15 は、送信バッファ部 13 よりデータを読み出すための制御を行い、データチェック部 16 は、読み出されたデータのチェックを行う。

カプセル分割部 19 は、イネーブル信号 84 に基づいて、読出データのカプセル化を行い、伝送路出力データ 87 を送出する。これにより、收容回線上的可変長フレームは、カプセル化されて伝送路の使用帯域に收容されたことになる。

図 18 は、チェックデータ付加及びカプセル化の概念を示している。同図(1)は、收容回線からの可変長フレームを示しており、同図(2)には、水平パリティ又は CRC 等のチェックデータ 71 が付加後の可変長フレームが示されている。

この可変長フレームは分割された後、カプセル化される。同図(3)は、i 番目の分割部分のカプセルを示しており、このカプセルは、ヘッダ部 72 とフレーム收容領域部 73 とで構成されている。

ヘッダ部 72 は、使用/未使用部 74、フレーム種別部 75、及び有効フレーム長部 76 から成り、使用/未使用部 74 は伝送路に收容すべきイーサネットフレームがあるか否かを示し、フレーム種別部 75 は、フレーム收容領域部 73 のデータがフレームの先頭を含むものか、フレームの中間のものか、フレームの最後を含むものか、又は単独フレームであるかを示すものである。

有効フレーム長部 76 には、フレーム收容領域部 73 のどこまでに有効データが入っているかを示す情報が含まれ、最後のフレーム及び単独フレーム收容時のみ有効である。

フレーム收容領域部 73 には、收容回線からのフレーム及びチェックデータ等の実データが收容されている。

図 19 は、周知の SDH/SONET の STM0/OC1 フレームフォーマットを示している。このフレームは、9 行 3 列の SOH 部、9 行 1 列の POH 部、及び 9 行 86 列のペイロード部で構成され、ペイロード部はバイト単位のタイムスロット TS0～TS85, TS90～TS175, ..., TS720～TS805 で構成されている。

- 5 イーサネットの可変長フレームは、予め収容する領域として例えば 5 バイトの TS91～TS95 が割り当てられている。この割当は、図 15 に示した制御・監視端末によって行うことができる。

図 17 において、カプセル組立部 37 は、カプセル化された伝送路入力データ 90 の復元を行った後、使用帯域イネーブル信号 92 に基づき受信バッファライト制御部 35 に対して復元したデータを受信バッファ部 34 に書き込む制御を行うように指示する。このときデータチェック部 32 は、組立後のデータに対してデータチェックを行う。

受信バッファリード制御部 36 は、受信バッファ部 34 からデータを読み出すための制御を行い、読出データはデータチェック部 37 を経由して回線 IF 部 10 に送られる。このとき、データチェック部 37 は読出データのエラーチェックを行う。

回線 IF 部 10 は、受信したデータをイーサネットフレームに収容して収容回線に送出する。

20 このような従来のフレーム通信装置においては、カプセル化するためのヘッダ等のオーバーヘッドが回線効率を悪くしている。

従って本発明は、特にコード変換部とフレーム生成／分解部とで構成されたフレーム通信装置において、カプセル化することなく回線効率を改善することを課題とする。

25 発明の開示

(1) 上記の課題を解決するため、本発明に係るフレーム送信装置は、 n (n は 2 以上の自然数) ビットのコードで構成される送信データ中の異なる少なくとも特定のコード X 及び Y を、それぞれ、該コード Y と m (m は 1 以上の自然数) ビットの互いに異なる少なくとも特定のコード A 及び B とで構成されたコード (Y ,

A) 及び (Y, B) に変換するコード変換部と、該コードXをフレーム境界とした該送信データのフレームを作成するフレーム生成部と、を有することを特徴としている。

これを図1に示す本発明に係るフレーム送信装置におけるコード変換部の変換
5 テーブル例で説明する。この例では、n及びmビットは共に8ビットであり、送信データは8ビットのコード 00h (h: 16 進、以後省略することがある), 01h, ..., FFh から成っている。

コード変換部は、入力したコードの中の特定のコード XXh 及び YYh (例えば、00h 及び 08h) を、それぞれ8ビットのコード AAh 及び BBh (例えば、01h 及び 00h)
10 を付加した 16 ビットのコード YYAAh 及び YYBBh (0801h 及び 0800h) に変換して出力し、コード XXh 及び YYh 以外のコードはそのままの8ビットのコードで出力する。この結果、変換後のコードは8ビットと 16 ビットのコードが混在したものになるが、コード XXh は含まれていない。

そこで、フレーム生成部は、コード XXh (=00h) をフレーム境界のコードとして送信データのフレームを生成する。
15

これにより、送信データの境界をヘッダを付加することなく受信側に知らせることが可能となるので、カプセル化が不要となり回線効率を改善することが可能となる。

なお、同図のコード変換前の XXXXh, ~, XX...XXh (XXh 255 回連続) について
20 は後述する。

また、ビット数n及びmは8でなく、例えば、それぞれ 16 及び2ビットのように設定することも可能であるが、一般的には処理効率が良い8ビットの倍数を採用すればよい。

また、3つ以上の特定のコードX~Yと、3つ以上の特定のコードA~Bとで
25 構成されたコード (Y, A) ~ (Y, B) に変換することもできる。

これにより、境界コード以外の特殊データ (例えば空きデータ) も送信データと区別して送信することが可能となる。

(2) また、本発明に係るフレーム送信装置では、該コード変換部は、該コードXが i (i は1以上の自然数) 個連続するとき、該コードYと該 i 個に対応した m

ビットのコードCとで構成したコード(Y, C)に変換することが可能である。

これを $n = 8$ 及び $m = 8$ の場合について図1を用いて説明する。コード変換部は、1個のみの連続しないコードX(=XXh)を受信した場合、8ビットのコードY(=YYh)と個数1に対応した例えばコードC(=01h)とで構成したコードYY01h
5 に変換する。

コードXXhが2個連続したコードXXXXhを受信した場合、コードYYhと個数2に対応したコード02hとで構成したコードYY02hに変換する。以下同様にしてコードXXhが255(0FFh)個連続したコードXX...XXhを受信した場合、コードYYFFhに変換する。

10 これにより、コードXが連続した場合、少ないビット数のデータに変換することができ、回線効率を改善することが可能となる。

なお、上記の例では、個数を示すコードCとして個数をそのままを示す01h~0FFhを用いたが、コードCは個数との対応関係が予め設定されたコードであればよい。また、コードCのビット数mは、コードXのビット数nと同じでなくても
15 もよい。

(3)また、本発明に係るフレーム送信装置では、該コード変換部は、該コードYがj(jは1以上の自然数)個連続するとき、該コードYと該コードC以外のj個に対応したmビットのコードDとで構成されたコード(Y, D)に変換することが可能である。

20 すなわち、上記(2)において、コード変換部は、連続した2~127個のコードXをそれぞれ例えばYY02h~YY7Fhに変換するが、本発明では、さらに連続した2~127個のコードY(=YYh)を、それぞれ例えばYY80h~YYFFhに変換することもできる。

これにより、コードYが連続した場合においても、少ないビット数のデータに
25 変換して回線効率を改善することが可能となる。

(4)また、本発明に係るフレーム送信装置では、コード変換前の該送信データに水平パリティを付加する水平パリティ生成部と、コード変換後の該コードCが奇数個を示すときのみ、コード(Y, C)を該コードX自体と見做してパリティ演算に含める水平パリティチェック部をさらに有することが可能である。

すなわち、水平パリティ生成部は、送信データに水平パリティを付加する。そして、該コード変換部は、この水平パリティが付加された送信データをコード変換する。

- 5 水平パリティチェック部は、図2に示すコード変換後のコードを含む送信データを入力し、連続した該コードX(=XXh)の個数を示すコードC(01h~FFh)を含むコード(Y, C)、例えば"YY01h"~"YYFFh"の中のいずれかを受信したとき、コードCが示す個数が奇数(例えば"YYFFh"の"FFh")のときのみ、コード(Y, C) = "YYFFh"を1つの該コードX = "XXh"と見做してパリティ演算に含め、コードCが示す個数が偶数(例えば"YY02h"の"02h")のときはコード(Y, C) = "YY02h"をパリティ演算に含めない水平パリティチェックを行う。
- 10

これは、コード変換前のフレームデータの水平パリティ演算では、偶数個の同じコードは演算結果に影響せず、奇数個の同じコードの場合のみ、(この奇数個のコードから演算結果に影響を与えない最大の偶数個のコードを除いた)1個の該コードを含めた演算を行えばよいことによる。

- 15 なお、上記(2)におけるコード"YYh"を変換したコード"YY00h"は、奇数個と見做し1つの"YYh"を含めてパリティ演算を行う。

これにより、コード変換後においても、コード変換前に水平パリティ演算された送信データのチェックが効率良く容易にできる。

- (5)また、本発明に係るフレーム送信装置では、該送信データを伝送する伝送路の使用帯域中の空き領域に空きパターンを示すコードを挿入する空きパターン付加部を有することができる。
- 20

すなわち、空きパターン付加部は、送信データを伝送するための伝送路の使用帯域に空きがある場合、この領域に空きパターンを示すコードを挿入することができる。

- 25 これにより、使用帯域中のデータが送信データであるか否かの判定が容易になる。

(6)また、本発明に係るフレーム送信装置では、該空きパターンを示すコードを該伝送路断時のコードに変換するデータ変換部を有することができる。

すなわち、該データ変換部は、該空きパターンを伝送路断時に受信側で入力さ

れるコード値に変換する。

これにより、伝送路断時に受信されるコードが、通常のコードと見做なされることを防ぐことができる。また、該データ変換部を用いず該空きパターンそのものを伝送路断時のコードとすることは可能であるが、データ変換部を用いること
5 により該空きパターンは、装置固有の伝送路断時のコードに拘束されることなく任意に設定することが可能となる。

(7)また、本発明に係るフレーム受信装置では、該コードX及び該コードYを設定するコード変換値設定部を有することができる。

すなわち、コード変換値設定部を該コード変換部に対して該コードX及び該コードYを指定するように設定することができる。
10

これにより、変換対象のコードを任意に設定することが可能となる。

(8)また、本発明に係るフレーム受信装置では、該伝送路断時のコードを設定するデータ変換値設定部を有することができる。

すなわち、データ変換値設定部が装置固有の伝送路断時のコードを該データ変換部に設定することが可能となる。
15

(9)また、本発明に係るのフレーム受信装置においては、特定の n ビットのコードXをフレーム境界と認識して受信データを分解するフレーム分解部と、該受信データの中の、 n (n は2以上の自然数)ビットの特定のコードYと m (m は1以上の自然数)ビットのそれぞれ互いに異なる少なくとも特定のコードA及びB
20 とで構成される $n+m$ ビットのコード(Y, A)及び(Y, B)を、それぞれ n ビットの異なる少なくとも特定のコードX及びYに変換するコード変換部と、を有することを特徴としている。

すなわち、フレーム分解部は、境界コードX (例えば、00h) に基づき、例えば上記(1)のフレーム送信装置から送られて来た受信データの境界を判定し、受信データを抽出する。コード変換部は、抽出したデータを n ビット分読み出し、そのコードがコードX及びY以外であるとき、そのままのコードで出力し、コードYであるときでこれに続く m ビットがコードAであるとき、この $n+m$ ビットのコード(Y, A)を n ビットのコードXに変換する。
25

また、コードYであるときでこれに続く m ビットがコードBであるとき、コー

ド (Y, B) を n ビットのコード Y に変換する。

これにより、カプセル組立を行うことなく、フレームから受信データ取り出してコード逆変換することが可能となり、回線効率を改善することが可能となる。

また、特定のコード Y と 3 つ以上の特定のコード A ~ B とで構成されたコード
5 (Y, A) ~ (Y, B) を、それぞれ特定のコード X ~ Y に変換することもできる。これにより、フレーム境界以外の特殊なデータを受信データから区別することが可能となる。

(10) また、本発明に係るフレーム受信装置では、該コード変換部は、n + m ビットのコード (Y, C) から m ビットのコード C を抽出し、該コード (Y, C) を
10 該コード C に対応した i 個の連続した該コード X に変換することが可能である。

これを図 1 を用いて説明する。16 ビットのコード (Y, C) = “YY01h” を受信したコード変換部は 8 ビットのコード C = “01h” を抽出し、コード X の連続個数 “1” を知り、コード (Y, C) を “XXh” に変換する。

同様に、変換部は、コード “YY02h”, ..., “YYFFh” をそれぞれコード “XXXXh”,
15 ~, “XX...XXh (255 個の連続した XXh)” に変換する。

これにより、例えば、上記 (2) のコード変換部で変換されたコードを逆変換することが可能となる。

(11) また、本発明に係るフレーム受信装置では、該コード変換部は、n + m ビットのコード (Y, D) からコード C とは異なる m ビットのコード D を抽出し、該
20 コード (Y, D) を該コード D に対応した j 個の連続した該コード Y に変換することが可能である。

コード変換部は、例えば、上記 (10) により 16 ビットのコード YY01h ~ YY7Fh を、それぞれ XXh, XXXXh, ~, XX...XXh (127 個の連続した XXh) に変換するが、さらに本発明では、例えば 16 ビットのコード YY80h ~ YYFFh を、それぞれ YYh, YYYYh,
25 ~, YY...YYh (128 個の連続した YYh) に変換する。

これにより、例えば、上記 (3) のコード変換部で変換されたコードを逆変換することが可能となる。

(12) また、本発明に係るフレーム受信装置では、該受信データ中のコード (Y, C) のコード C が奇数個を示すときのみ、該コード (Y, C) を該コード X 自体

と見做してパリティ演算に含める水平パリティチェック部をさらに有することが可能である。

すなわち、フレーム受信装置においても上記(4)の水平パリティチェック部と同様の水平パリティチェック部を備えることができる。

- 5 これにより、フレーム受信装置においても、コード変換後の受信データのチェックが可能となる。

(13)また、本発明に係るフレーム受信装置では、該受信データ中の空きパターンを示すコードを削除する空きパターン削除部を有することができる。

- 10 これにより、空きパターンを削除することが可能となり、無効なデータを受信することがなくなる。

(14)また、本発明に係るフレーム受信装置では、該受信データ中の伝送路断時のコードを空きパターンを示すコードに変換するデータ変換部を有することができる。

- 15 すなわち、データ変換部は、伝送路断時に入力されるコードを、空きパターンを示すコードに変換する。

これにより、伝送路断時に入力される無効なコードを、有効なコードと見做して際限なく受信することが無くなる。

(15)また、本発明に係るフレーム受信装置では、該コードX及び該コードYを設定するコード変換値設定部を有することができる。

- 20 すなわち、コード変換値設定部は該コード変換部に対して該コードX及び該コードYを設定する。

これにより、受信データに含まれる該コードX及び該コードYに対応したコード変換を行うように該コード変換部を任意に設定することが可能となる。

- 25 (16)また、本発明に係るフレーム受信装置では、該伝送路断時のコードを設定するデータ変換値設定部を有することができる。

すなわち、データ変換値設定部は、データ変換部に対して該伝送路断時のコードを設定する。

これにより、装置固有な伝送路断時のコードをその装置に対応して設定することが可能となる。

図面の簡単な説明

図 1 は、本発明に係るフレーム送信装置におけるコード変換例を示した図である。

- 5 図 2 は、本発明に係るフレーム受信装置におけるコード変換例を示した図である。

図 3 は、本発明に係るフレーム送信装置及びフレーム受信装置の実施例を示したブロック図である。

- 10 図 4 は、本発明に係るフレーム送信装置の動作例を示したタイムチャート図である。

図 5 は、本発明に係るフレーム受信装置の動作例を示したタイムチャート図である。

図 6 は、本発明に係るフレーム送信装置におけるコード変換部の構成例を示したブロック図である。

- 15 図 7 は、本発明に係るフレーム送信装置におけるコード変換部の動作例を示した状態遷移図である。

図 8 は、本発明に係るフレーム送信装置におけるコード変換部の詳細構成例を示したブロック図である。

- 20 図 9 は、本発明に係るフレーム送信装置におけるコード変換部の動作例を示したタイムチャート図である。

図 10 は、本発明に係るフレーム受信装置におけるコード変換部の構成例を示したブロック図である。

図 11 は、本発明に係るフレーム受信装置におけるコード変換部の動作例を示した状態遷移図である。

- 25 図 12 は、本発明に係るフレーム受信装置におけるコード変換部の動作例を示したタイムチャート図である。

図 13 は、本発明に係るフレーム送信装置におけるデータ変換部の実施例を示したブロック図である。

図 14 は、本発明に係るフレーム受信装置におけるデータ変換部の実施例を示

したブロック図である。

図 15 は、一般的なリング型システムの構成例を示したブロック図である。

図 16 は、一般的なインタフェースノードの構成例を示したブロック図である。

図 17 は、従来のフレーム送信装置及び受信装置の構成例を示したブロック図である。

図 18 は、従来のフレーム送信装置におけるフレームのカプセル化を示した図である。

図 19 は、一般的なイーサネットフレームを収容した SDH フレーム例を示した図である。

10 符号の説明

- 10 回線 IF 部
- 11 水平パリティ生成部、チェックデータ生成部
- 12 コード変換部 13 送信バッファ部
- 14 送信バッファライト制御部 15 送信バッファリード制御部
- 15 16 水平パリティチェック部、データチェック部
- 17 空きパターン付加部 18 データ変換部
- 19 カプセル分割部 21 コード変換値設定部
- 22 データ変換値設定部 23 使用帯域イネーブル生成部
- 24 使用帯域設定部 31 データ逆変換部
- 20 32, 37 水平パリティチェック部、データチェック部
- 33 空きパターン削除部 34 受信バッファ部
- 35 受信バッファライト制御部
- 36 受信バッファリード制御部 (コード逆変換)
- 37 カプセル組立部 40 50M リング伝送路
- 25 40_1 #0 系光伝送路 40_2 #1 系光伝送路
- 41, 41_1~5 インタフェースノード
- 42 同期回線多重装置 42_1 #0 光 IF 部
- 42_2 #1 光 IF 部 43 イーサネット収容 LS
- 43_1, 43_2 端末 IF 部 44, 44_1~6 イーサネット

- | | | | |
|----|--|-----------------------------|-----------------|
| 45 | 制御監視クロック部 | 51 | O/E・E/O 変換部 |
| 52 | SDH 処理部 | 53 | 回線多重部 |
| 54 | FIFO | 55 | 8-1SEL 部 |
| 56 | PLO | 57 | 制御・監視部 |
| 5 | 61 HW インタフェース部 | 62 | 端末インタフェース部 |
| | 63 制御・監視部 | 71 | チェックデータ |
| | 72 ヘッダ部 | 73 | フレーム収容領域部 |
| | 74 使用/未使用部 | 75 | フレーム種別部 |
| | 76 有効フレーム長部 | 81~86, 91~95, 97 | 信号 |
| 10 | 87 伝送路出力データ | 88 | 伝送部フレームパルス |
| | 89 伝送路クロック | 90 | 伝送路入力データ |
| | 96 設定値 | 101, 102 | 比較器 |
| | 103, 203 シーケンサ | 104 | カウンタ |
| | 105 遅延回路 | 106~108, 205 | セレクト |
| 15 | 109 立上り/立下り検出部 | 110~112, 115, 118, 127, 128 | D-FF 回路 |
| | 113, 122, 123, 126, 132, 133, 136, 137 | | OR 回路 |
| | 114, 116, 119, 120, 124, 125, 130, 131, 134, 135 | | AND 回路 |
| | 201 受信バッファ | 202 | 受信バッファフレーム数カウンタ |
| | 204 D-FF 回路 | 206 | フレーム送信完了信号 |
| 20 | 207 受信フレーム有り信号 | 208 | 読込データ |
| | 209 データ出力信号 | 210 | 00h 出力信号 |
| | 211 データ出力 | 212 | フレームライト完了信号 |
| | DTI 入力データ | DTO | 出力データ |
| | DTEN データイネーブル信号 | WE | ライトイネーブル信号 |
| 25 | CLK クロック信号 | CLKEN | クロックイネーブル信号 |
| | XRE リード制御信号 | TTM | 同期信号 |

図中、同一符号は同一又は相当部分を示す。

発明を実施するための最良の形態

本発明に係るフレーム通信装置の実施例を図 3 に示す。この装置は、イーサネット及び SDH/SONET 等間で相互にフレームを乗せ変えるものである。

イーサネット等の收容回線に接続された回線 IF 部 10、水平パリティ生成部 11、コード変換部 12、送信バッファ部 13、空きパターン付加部 17、及び SDH 等に伝送路出力データ 87 を出力しているデータ変換部 18 が縦続接続されてフレーム送信装置の主要部を構成している。

送信バッファ部 13 は、コード変換部 12 に接続された送信バッファライト制御部 14、及び送信バッファリード制御部 15 の出力信号を入力し、水平パリティチェック部 16 への出力信号を与えるように接続されている。

SDH/SONET 等から伝送路入力データ 90 を入力したデータ逆変換部 31、受信バッファ部 34、水平パリティチェック部 37、及び回線 IF 部 10 が縦続接続されてフレーム受信装置の主要部を構成している。

受信バッファ部 34 には、その出力端子に接続された受信バッファリード制御部 36 の出力信号と、データ逆変換部 31 からの信号 91 を入力した空きパターン削除部 33 からの信号 93 を入力した受信バッファライト制御部 35 の出力信号と、を入力するように接続されている。

また、伝送部フレームパルス 88 及び伝送路クロック 89 を入力した使用帯域イネーブル生成部 23 は、空きパターン付加部 17、空きパターン削除部 33、及び送信バッファリード制御部 15 に出力信号 84 又は 86 を与えるように接続され、SDH/SONET 等間の書込/読出タイミングの制御を行うように構成されている。

また、コード変換値設定部 21 は、コード変換部 12 及び受信バッファリード制御部（コード逆変換）36 に接続され、データ変換値設定部 22 は、データ変換部 18 及びデータ逆変換部 31 に接続され、使用帯域設定部 24 は、使用帯域イネーブル生成部 23 に接続されて種々の設定を行うようになっている。

図 4 は、收容回線側からフレームを伝送路側へ送信するフレーム送信動作の信号例を示している。以下に、同図を参照して図 3 の送信動作をまず説明する。

回線 IF 部 10 は、收容回線と電氣的なインタフェースを行って可変長フレームを受信し、これを NRZ 信号（図 4 の信号 81 参照）に変換する。

水平パリティ生成部 11 は、可変長フレームからプリアンブル及び SFD (Start

Frame Delimiter)を削除した図示のデータ (信号 81 の「転送される範囲」) の奇数の水平パリティ演算を行い、その演算結果 “08” を該データに付加する (同図の信号 82)。

5 コード変換部 12 は、フレーム境界コード = “00h” を付加するためにデータ (信号 82 のコード変換範囲) 中の “00h” コードを他のコードに変換する必要がある。このため、本実施例では、図 1 に示した XXh (フレーム境界コード) = “00h” とすると共に、YYh = “08h” としたコード変換を行っている。これらのコード “00h” 及び “08h” は、コード変換値設定部 21 によってコード変換部 12 に設定される。

10 コード変換部 12 は、該データ中のコードで “00h” 及び “08h” 以外のコード、例えばコード “AAh”, “55h”, “FFh” をそのまま出力し、コード “08h” をコード “0800h” に変換して出力し、コード “00h” をコード “0801h” に変換して出力し、コード “00h” が連続している例えば、コード “00000000h” 及び “000000000000h” をそれぞれコード “0804h” 及び “0806h” に変換して出力する (同図の信号 83)。

15 送信バッファライト制御部 14 は、コード変換部 12 からのライトイネーブル信号 97 のタイミングに基づいて、書込アドレスを指定して変換されたコード (以後、変換コードと称することがある) を送信バッファ部 13 に書き込む。

20 使用帯域イネーブル生成部 23 は、伝送部フレームパルス 88 及び伝送路クロック 89 に基づいて、使用帯域設定部 24 が指定する使用帯域 (=図 19 の収容領域) への書込タイミングを示したイネーブル信号 84 を送信バッファリード制御部 15 に与える。

送信バッファリード制御部 15 は、信号 84 に基づいた読出タイミングで読出アドレスを送信バッファ部 13 に与え、送信バッファ部 13 は変換コードを出力する (同図の信号 85)。

水平パリティチェック部 16 は、変換コードのチェックを行う (図 2 参照)。

25 空きパターン付加部 17 は、変換コードの前後に境界コード = “00h” を付加すると共に、コードの無い使用帯域に空きパターンコード = “00h” を付加した信号 86 を出力する。

なお、空きパターン付加部 17 は、上述したフレーム生成部を兼ねている。また、境界コードと空きパターンコードは同じコード “00h” を用いているが異な

るコードを用いることも可能である。

データ変換部 18 は、データ変換値設定部 22 が指定する空きパターンコード “00h” を伝送路断時を示す値、例えば “FFh” に変換するためのデータ変換を信号 86 に対して行い伝送路出力データ 87 を出力する。

- 5 図 5 は、伝送路側から受信したフレームを收容回線側に送るフレーム受信動作の信号例を示している。以下に、同図を参照して図 3 の受信動作を説明する。

データ逆変換部 31 は、伝送路入力データ 90 (図 4 の伝送路出力データ 87 と同じ) を受信し、データ変換値設定部 22 が指定する伝送路断時のコードを空きパターンコード “00h” に戻すための逆変換を伝送路入力データ 90 に対して行い
10 信号 91 を出力する。

水平パリティチェック部 32 は、信号 91 のチェックを行う。

空きパターン削除部 33 は、使用帯域イネーブル生成部 23 が指定する指定領域のタイミング信号 92 から境界コード及び空きパターンコード “00h” のタイミングを削除したタイミング信号 93 を生成し受信バッファライト制御部 35 に与える。

- 15 なお、空きパターン削除部 33 は、上述したフレーム分解部を兼ねている。

制御部 35 は、受信バッファ部 34 に信号 93 に基づいて書込アドレスを与え、受信バッファ部 34 は信号 91 のデータ部 (パリティチェック符号を含む) を記憶する。

- 20 受信バッファリード制御部 36 は、コード変換値設定部 21 からのコード “00h” 及び “08h” に基づき該データ部を逆変換して信号 94 の「リードされた範囲」で示されたデータ部とし、さらに、このデータ部にプリアンプル及び SFD を付加した信号 94 を出力する。

水平パリティチェック部 37 は、該データ部のチェックを行うと共にチェックビット “08h” を削除した信号 95 を回線 IF 部 10 を介して收容回線に送信する。

- 25 図 6 は、図 3 に示したコード変換部 12 の構成例を示している。この変換部 12 は、8 ビットの入力データ DTI[7:0] (図 3 の信号 82) を入力し、それぞれコード “00h” 及び “08h” と比較する比較器 101 及び 102 と、これらの比較器 101 並びに 102 の比較結果及びデータイネーブル信号 DTEN を入力してライトイネーブル信号 WE (図 3 の信号 97) を出力するシーケンサ 103 と、このシーケンサ 103 から

の指示に基づき計数するカウンタ 104 と、で構成されている。

さらに、コード変換部 12 は、入力データ DTI を遅延させたデータを出力する遅延回路 105 と、シーケンサ 103 からの選択信号に基づき遅延データ又はコード“00”を選択するセレクト 106 と、このセレクト 106 の出力データ又はコード“08”
5 を選択するセレクト 107 と、セレクト 107 又はカウンタ 104 の出力データを選択し出力データ DT0[7:0] (同図の信号 83) を出力するセレクト 108 とを含んでいる。

以下に、シーケンサ 103 の動作を図 7 のシーケンサの状態遷移図で説明する。

シーケンサ 103 は、初期状態としてリセットの状態 0 にある。リセット解除が行われると、シーケンサ 103 はリセット状態 0 からアイドルの状態 1 に遷移する。

10 この状態 1 で信号 DTEN=0 であるとき、シーケンサ 103 は、状態 1 を保持する。信号 DTEN=1 (有効なデータが入力されるタイミング) に変化すると、シーケンサ 103 の状態はデータ読込の状態 2 に遷移する。状態 2 において、シーケンサ 103 は、比較器 102 から入力データ DTI のコード=“08”の通知を受けて、出力データ DT0 としてコード“08”及び“00”を順次出力するようにセレクト 106
15 ~108 に選択信号を送る。

比較器 101 及び 102 からそれぞれ入力データ DTI のコード≠“00”及び“08”の通知を受けた場合、シーケンサ 103 は、状態 2 を維持したまま、遅延回路 105 の出力データをそのまま出力するようにセレクト 106~108 に各選択信号を送る。

また、信号 DTEN=0 になったとき、シーケンサ 103 は、状態 2 からアイドル
20 状態 1 に遷移する。

比較器 101 から入力データ DTI のコード=“00”の通知を受けたとき、シーケンサ 103 は、カウンタ 104 をクリアし、データ読込&カウントアップの状態 3 に遷移しカウンタ 104 を 1 だけカウントアップする。

状態 3 において、コード=“00”であるとき、シーケンサ 103 は、カウンタ 104
25 を 1 だけインクリメントし、カウンタの値が“FF”であるとき、“08”及び“FF”を順次出力するようにセレクト 106~108 にそれぞれ選択信号を送ると共にカウンタ 104 をカウントアップして“00”とする。

コード≠“00”又は信号 DTEN=“0”であるとき、シーケンサ 103 は“08”及び“カウンタ値”を順次出力するようにセレクト 106~108 にそれぞれ選択信

号を送った後、状態 2 に遷移する

図 8 は、図 6 に示したコード変換部 12 の構成をより詳細に示したものである。

- 図 8 の破線で囲んだブロック部 103 及び 105 は、それぞれ図 6 のシーケンサ 103 及び遅延回路 105 に相当し、図 8 の比較器 101 及び 102、カウンタ 104、並びに
5 セレクタ 106~108 は、図 6 に示した同じ符号の比較器、カウンタ、及びセレクタにそれぞれ相当している。また、遅延回路 105 は、8 ビットの D-FF 回路 110 及び 111 で構成されている。なお、ブロック部 103 は、図 6 のシーケンサとは構成が異なっている。

図 9 は、図 8 のコード変換部 12 の動作タイミング例を示している。

- 10 以下に、図 9 を参照して図 8 の動作を説明する。

クロック信号 CLK は、コード変換部全体の同期用のクロックであり、このクロック信号 CLK を 2 分周したのがクロックイネーブル信号 CLKEN である。入力データ DTI、出力データ DTO、データイネーブル信号 DTEN、及びライトイネーブル信号 WE は、図 6 に示した信号 DTI、DTO、DTEN、及び WE に相当している。

- 15 信号 DTEN は、有効な送信データが入力データ DTI 出力端子に出力されたタイミングを示す信号である。この信号 DTEN はフレーム境界を示すコード X (= "00h") に基づいて作成される。

- D-FF 回路 112 及び OR 回路 113 は、信号 DTEN を 2 クロック信号 (CLK) 分 (= 1 信号 (CLKEN) 分) 後方に延長した信号 DTPLS1 を作成し、AND(&)回路 114 は信号
20 DTPL1 の最後の 2 クロック分を示す信号 DTDWN1 を作成し、D-FF 回路 115 は、信号 DTDWN1 を 2 クロック分遅らせた信号 DTDWN2 を作成している。

コード変換部 12 は、クロック信号 CLK、クロックイネーブル信号 CLKEN、及び信号 DTPL1、DTDWN1、及び DTDWN2 に同期したタイミングで動作を行うが、以下では詳しい同期タイミングの説明は省略する。

- 25 "00h" 以外の 8 ビットの入力データ DTI は、遅延回路 105 で 2 クロック信号 (CLK) 分遅延された後、セレクタ 106~108 を経由して 8 ビットの出力データ DTO として出力される (図 9 の信号 DTI 及び DTO 参照)。

このときの出力データ DTO を送信バッファ部 13 (図 3 参照) に書き込むタイミングを与えるライトイネーブル信号 WE は、有効な入力データの中で "00h" で

ないコードが出力されたタイミング（比較器 101、AND 回路 116 及び 121 で演算）を 2 クロック信号分遅延させた（D-FF 回路 127 及び 129）タイミングに含まれる信号 CLKEN の反転信号として作成される（AND 回路 130 及び OR 回路 132、136、及び 137）。

- 5 また、“08h”の入力データ DTI は、2 クロック信号分遅延された後（D-FF 回路 110 及び 111）比較器 102 で検出され、このコード“08h”を 1 クロック分出力した後の 1 クロック信号分のタイミングで“00h”を出力する（AND 回路 131 及びセクタ 106）と共にそのタイミングを信号 WE に出力する（OR 回路 132、136 及び 137）。すなわち、上述した“00h”以外のコード変換と“00h”の出力とで、
- 10 コード“08h”がコード“0800h”に変換されたことになる。

次に連続した“00h”データのコード変換動作について説明する。

- D-FF 回路 118、AND 回路 119 及び 120 から成る立上り/立下り検出部 109 は、信号 DTEN が“1”のときで、入力データ DTI が“00h”になった（AND 回路 116 の出力）立上りを AND 回路 120 で検出し、この立上りの後で最初に入力データ DTI
- 15 が“00h”でなくなった立下りを AND 回路 119 で検出している。

カウンタ 104 は、“00h”の立上り及び信号 DTDWN2 のタイミングで「01」にセットされる（OR 回路 123 及び 126、及び AND 回路 124）。そして、カウンタ 104 は、入力データ DTI 中の“00h”（比較器 101、AND 回路 116 及び 125）を計数し、その“カウンタ値”を出力する。

- 20 “00h”が別のコードに変わって 2 クロック分経過したとき（AND 回路 119、OR 回路 122、D-FF 回路 128、及び OR 回路 133）、まず“08h”が出力され（AND 回路 135 及びセクタ 107）、さらに、1 クロック分後に“カウンタ値”が出力される（AND 回路 134 及びセクタ 108）。

- このとき、“08h”並びに“カウンタ値”を出力したタイミングを信号 WE に出
- 25 力する（AND 回路 135 及び OR 回路 136、並びに AND 回路 134 及び OR 回路 137）。

なお、“00h”が“FFh”個連続したとき（カウンタ 104 のキャリー信号 C = “1”）、も同様に“08h”及びカウンタ値 = “FFh”が出力される（OR 回路 133 と AND 回路 135 及びセクタ 107、並びに AND 回路 134 及びセクタ 108）と共に、カウンタ 104 は“01h”に初期設定される（OR 回路 123、AND 回路 124、及び OR 回路

126)。

同様に、“08h”並びに“カウンタ値＝“FFh”を出力したタイミングを信号 WE に出力する (OR 回路 133 と、上記の AND 回路 135 及び OR 回路 136、並びに AND 回路 134 及び OR 回路 137)。

- 5 これにより、連続した“00h”が「“08h”＋“その個数を示すコード”」に変換されたことになる。

また、信号 DTDWN1＝“1”になったときから 2クロック分後 (OR 回路 122 及び D-FF 回路 128) も、「“08h”＋カウンタ値」を出力する。

- 10 図 10 は、図 3 で示した受信バッファリード制御部 (コード逆変換部) 36 の構成例を示している。図 10 には、コード逆変換部 36 との関連を分かり易くするために受信バッファ部 34 も示されている。

- 受信バッファリード制御部 36 は、受信バッファライト制御部 35 からフレームライト完了信号 212 を入力する受信バッファフレーム数カウンタ (アップダウンカウンタ) 202、同期信号 TTM を入力しカウンタ 202 とフレーム送信完了信号 206
15 及び受信フレーム有り信号 207 をそれぞれ送受信すると共に受信バッファ部 34 とリード制御信号 XRE 及び 8 ビットの読込データ 208 をそれぞれ送受信するシーケンサ 203、受信バッファ部 34 から読込データ 208 を受信しシーケンサ 203 からデータ出力信号 209 を受信する D-FF 回路 204、及びデータ“00h”並びに D-FF 回路 204 から出力データを入力すると共にシーケンサ 203 から 00h 出力信号 210
20 を入力しデータ出力 211 を出力するセクタ 205 で構成されている。

なお、フレームライト完了信号 212 は、図 3 には示されていない。

- 動作において、受信バッファライト制御部 35 (同図参照) は、受信バッファ部 34 に 1 つのフレームが書き込む毎にフレームライト完了信号 212 をカウンタ 202 に与える。カウンタ 202 は、フレームライト完了信号 212 により“1”だけ
25 インクリメントされ、フレーム送信完了信号 206 で“1”だけデクリメントされる。

これにより、カウンタ 202 は、受信バッファ部 34 に受信フレームが存在しない場合、カウンタ値を“0”なり、受信フレームが存在する場合、その数を示した値となる。そして、カウンタ値≠“0”のとき、受信フレーム有り信号 207 を

出力する。

- シーケンサ 203 は、同期信号 TTM、受信フレーム有り信号 207、及び読込データ 208 に基づいて順次その状態を遷移してデータ出力信号 209、00h 出力信号 210、及びリード制御信号 XRE を出力し、それぞれ、D-FF 回路 204 をラッチイネーブル状態にするタイミング、セレクト 205 に“00h”を選択するタイミング、及び受信バッファ部 34 をリードイネーブル状態にするタイミングを指定する。

図 11 は、シーケンサ 203 の遷移状態を示しており、図 12 は、受信バッファリード制御部 36 の動作タイミングを示している。以下に、図 11 及び 12 を参照して、図 10 の受信バッファリード制御部 36 の動作を説明する。

- 受信バッファリード制御部 36 は、クロック信号 CLK (図 10 では省略) 及びこの信号 CLK を 8 分周した信号 TTM に同期して動作を行う。

- 図 11 において、シーケンサ 203 の状態は、リセット解除信号 (図 10 では省略) でリセット状態 0 からアイドル状態 1 に移る。この状態 1 で、受信フレーム有り信号 207 = “0” の場合、状態 1 を保持し、受信フレーム有り信号 207 = “1” でデータ読込状態 2 に遷移する。

この状態 2 において、シーケンサ 203 は、例えば読込データ 208 = “AAh” を入力すると、この “AAh” が “08h” 及び “00h” でないと判断して、データ出力信号 209 及び 00h 出力信号 210 をそれぞれ「イネーブル」及び「“00h” を選択しない」信号として出力する。

- この結果、読込データ 208 = “AAh” は、D-FF 回路 204 及びセレクト 205 を経由してデータ出力 211 として次の信号 TTM のタイミングで出力される。

- また、状態 2 において、シーケンサ 203 は、例えば読込データ 208 = “08h” を入力すると、データ読込状態 3 に遷移する。さらに、この状態 3 で読込データ 208 = “01h” を入力した場合、この “01h” が “00h” でないと判断し、XX (=00h) 数カウンタ (図 10 では省略) を初期値 “1” に設定して、読込値ラッチ状態 4 に遷移する。

状態 4 において、シーケンサ 203 は、読込値 “01h” = XX 数カウンタ値 “01h” と判断して、00h 出力信号 210 を「“00h” を選択する」にしてセレクト 205 に与えてデータ出力信号 211 = “00h” を出力した後、状態 2 に戻る。

状態3において、シーケンサ 203 が “01h” の代わりに読込データ 208 = “03h” を入力した場合も、この “03h” が “00h” でないと判断し、XX (=00h) 数カウンタを初期値 “1” に設定して、読込値ラッチ状態4に遷移する。以後、読込値 “03h” ≠ XX 数カウンタ値 “01h” と判断して、XX 数カウンタを “1” だけインクリメントした “02h” にすると共に “00h” を出力した後、同じ状態4に戻る。

この状態4で、読込値 “03h” ≠ XX 数カウンタ値 “02h” であるので、さらに、 “00h” が出力されると共に XX 数カウンタを “1” だけインクリメントし “03h” として同じ状態4に戻る。

この結果、読込値 “03h” = XX 数カウンタ値 “03h” となり、シーケンサ 203 は、 “00h” を出力した後、状態2に戻る。

これにより、読込値 “03h” に等しい数の “00h” が出力されたことになる。すなわち、コード “0803h” が、コード “000000h” に変換されて出力されたことになる。

また、状態3において、読込データ 208 = “00h” が入力された場合、シーケンサ 203 は、D-FF 回路 204 に “08h” を保持したままにするためデータ出力信号 209 を「ディスエーブル」とし、00h 出力信号 210 = 「00h を選択しない」にして、データ出力信号 211 に “08h” を出力して状態2に戻る。

この結果、コード “0800h” が、コード “08h” に変換されて出力されたことになる。

さらに、状態2において、読込値 “00h (境界コード)” が入力された場合、シーケンサ 203 は、フレーム送信完了信号 206 を受信バッファフレーム数カウンタ 202 に与え “1” だけディクリメントした後、状態1に戻り、1フレーム分のコード逆変換を完了する。

状態1で、「受信フレーム有り」の場合、上記と同様の動作を「受信フレーム無し」になるまで繰り返す。

なお、状態遷移条件を変更することにより、状態2において、読込値 “00h = (境界コード)” が2つ連続して入力された場合に、状態1に移動して1フレーム分のコード逆変換を完了するようにすることもできる (図5参照の信号91)。

図13は、図3に示したデータ変換部18の実施例を示している。このデータ変

換部 18 は XOR 回路で構成されており、入力されたデータと、図 3 のデータ変換値設定部 22 によって設定された設定値との排他論理和を演算して転送データ(伝送路出力データ 87) を出力する。

例えば入力データ = “01h” 及び設定値 = “FEh (01h の反転)” とすれば、転送データ “FFh” を出力する。

これにより、データ変換部 18 は、例えば、空きコードを “01h” を、伝送路断時に出力される “FFh” に変換することできる。

図 14 は、図 3 に示したデータ逆変換部 31 の実施例を示している。このデータ逆変換部 31 も XOR 回路で構成されており、転送データ (伝送路入力データ 90) と、データ変換値設定部 22 によって設定された設定値との排他論理和を演算してデータ (信号 91) を出力する。

例えば、転送データ = “FFh” 及び設定値 = “FEh” とすれば、データ “01h” を出力する。これにより、伝送路断時に入力される “FFh” を空きデータと認識して、際限なくフレームを受信することが無くなる。

以上説明したように、本発明に係るフレーム通信装置によれば、送信側のコード変換部が、送信データ中の異なる少なくとも特定のコード X 及び Y を、それぞれ、該コード Y と互いに異なる少なくとも特定のコード A 及び B とで構成されたコード (Y, A) 及び (Y, B) に変換し、フレーム生成部が該コード X をフレーム境界とした該送信データのフレームを作成するように構成し、また、受信側のフレーム分解部が特定のコード X をフレーム境界と認識して受信データを分解し、該受信データの中の、特定のコード Y と特定のコード A 及び B とで構成されるコード (Y, A) 及び (Y, B) を、コード X 及び Y に変換するように構成したので、カプセル化することなく回線効率を改善することが可能となる。

また、送信側の該コード変換部が送信データに含まれる i 個連続した該コード X を、該コード Y と該 i 個に対応したコード C とから成るコード (Y, C) に変換するように構成し、受信側の該コード変換部が、コード (Y, C) をコード C に対応した i 個の連続した該コード X に変換するように構成すれば、例えば使用頻度の最も高いコードをコード X、及び最も低いコードをコード Y としたコード変換を行うことでコード X の圧縮効果が期待でき、送信バッファ及び受信バッ

アの小容量化が可能となると共に回線効率を上げることが可能となる。

また、水平パリティチェック部が、コード変換後の該コードCが奇数個を示すときのみ、コード(Y, C)を該コードX自体と見做してパリティ演算を行うようにすれば、コード変換後のデータに対するパリティチェックを行うことができる。

5

さらに、データ変換部が、伝送路の使用帯域中の空きパターンの値を伝送路断時の値に合わせる為の変換を行うようにすれば、伝送路断時に受信側に入力されたデータを有効なデータと認識する誤動作を回避することができる。

請 求 の 範 囲

1. n (n は2以上の自然数) ビットのコードで構成される送信データ中の異なる少なくとも特定のコード X 及び Y を、それぞれ、該コード Y と m (m は1以上の自然数) ビットの互いに異なる少なくとも特定のコード A 及び B とで構成されたコード (Y, A) 及び (Y, B) に変換するコード変換部と、

該コード X をフレーム境界とした該送信データのフレームを作成するフレーム生成部と、

を有することを特徴としたフレーム送信装置。

10 2. 請求の範囲1において、

該コード変換部は、該コード X が i (i は1以上の自然数) 個連続するとき、該コード Y と該 i 個に対応した m ビットのコード C とで構成したコード (Y, C) に変換することを特徴としたフレーム送信装置。

3. 請求の範囲2において、

15 該コード変換部は、該コード Y が j (j は1以上の自然数) 個連続するとき、該コード Y と該コード C 以外の j 個に対応した m ビットのコード D とで構成されたコード (Y, D) に変換することを特徴としたフレーム送信装置。

4. 請求の範囲2において、

コード変換前の該送信データに水平パリティを付加する水平パリティ生成部と、

20 コード変換後の該コード C が奇数個を示すときのみ、コード (Y, C) を該コード X 自体と見做してパリティ演算に含める水平パリティチェック部をさらに有することを特徴としたフレーム送信装置。

5. 請求の範囲1において、

該送信データを伝送する伝送路の使用帯域中の空き領域に空きパターンを示す

25 コードを挿入する空きパターン付加部を有することを特徴としたフレーム送信装置。

6. 請求の範囲5において、

該空きパターンを示すコードを伝送路断時のコードに変換するデータ変換部を有することを特徴としたフレーム送信装置。

7. 請求の範囲 1 において、

該コード X 及び該コード Y を設定するコード変換値設定部を有することを特徴としたフレーム送信装置。

8. 請求の範囲 6 において、

5 該伝送路断時のコードを設定するデータ変換値設定部を有することを特徴としたフレーム送信装置。

9. 特定の n ビットのコード X をフレーム境界と認識して受信データを分解するフレーム分解部と、

10 該受信データの中の、 n (n は 2 以上の自然数) ビットの特定のコード Y と m (m は 1 以上の自然数) ビットのそれぞれ互いに異なる少なくとも特定のコード A 及び B とで構成される $n + m$ ビットのコード (Y, A) 及び (Y, B) を、それぞれ n ビットの異なる少なくとも特定のコード X 及び Y に変換するコード変換部と、

を有することを特徴としたフレーム受信装置。

15 10. 請求の範囲 9 において、

該コード変換部は、 $n + m$ ビットのコード (Y, C) から m ビットのコード C を抽出し、該コード (Y, C) を該コード C に対応した i 個の連続した該コード X に変換することを特徴としたフレーム受信装置。

11. 請求の範囲 10 において、

20 該コード変換部は、 $n + m$ ビットのコード (Y, D) からコード C とは異なる m ビットのコード D を抽出し、該コード (Y, D) を該コード D に対応した j 個の連続した該コード Y に変換することを特徴としたフレーム受信装置。

12. 請求の範囲 9 において、

25 該受信データ中のコード (Y, C) のコード C が奇数個を示すときのみ、該コード (Y, C) を該コード X 自体と見做してパリティ演算に含める水平パリティチェック部をさらに有することを特徴としたフレーム受信装置。

13. 請求の範囲 9 において、

該受信データ中の空きパターンを示すコードを削除する空きパターン削除部を有することを特徴としたフレーム受信装置。

14. 請求の範囲 9 において、

該受信データ中の伝送路断時のコードを空きパターンを示すコードに変換するデータ変換部を有することを特徴としたフレーム受信装置。

15. 請求の範囲 9 において、

- 5 該コードX及び該コードYを設定するコード変換値設定部を有することを特徴としたフレーム受信装置。

16. 請求の範囲 14 において、

該伝送路断時のコードを設定するデータ変換値設定部を有することを特徴としたフレーム受信装置。

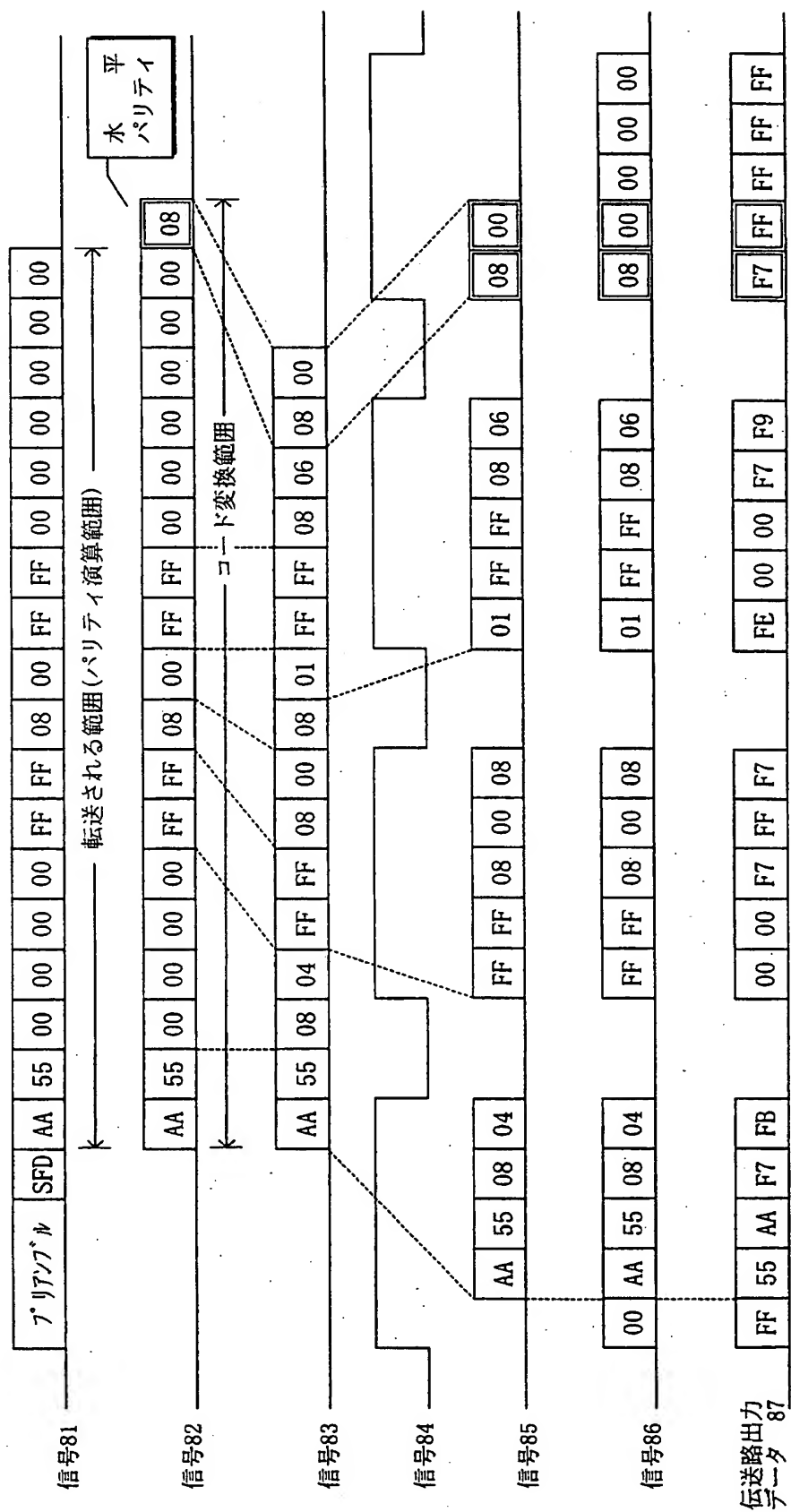
図 1

コード変換前	コード変換後
XXh	YY01h
XXXXh (XXh 2 回連続)	YY02h
⋮	⋮
XX ⋯ XXh (XXh 255 回連続)	YYFFh
YYh	YY00h

図 2

コード変換前	コード変換後	パリティ演算時処理
XXh	YY01h	XXh として演算
XXXXh (XXh 2 回連続)	YY02h	演算しない
⋮	⋮	コード変換後のデータ YY〇〇h の〇〇の値が奇数のとき、YY〇〇h を XXh として演算、偶数のときは、YY〇〇h を演算しない。
⋮	⋮	
⋮	⋮	
⋮	⋮	
⋮	⋮	
XX ⋯ XXh (XXh 255 回連続)	YYFFh	XXh として演算
YYh	YY00h	そのまま演算

4



XX:00h
YY:08h
ZZ:FFh

図 5

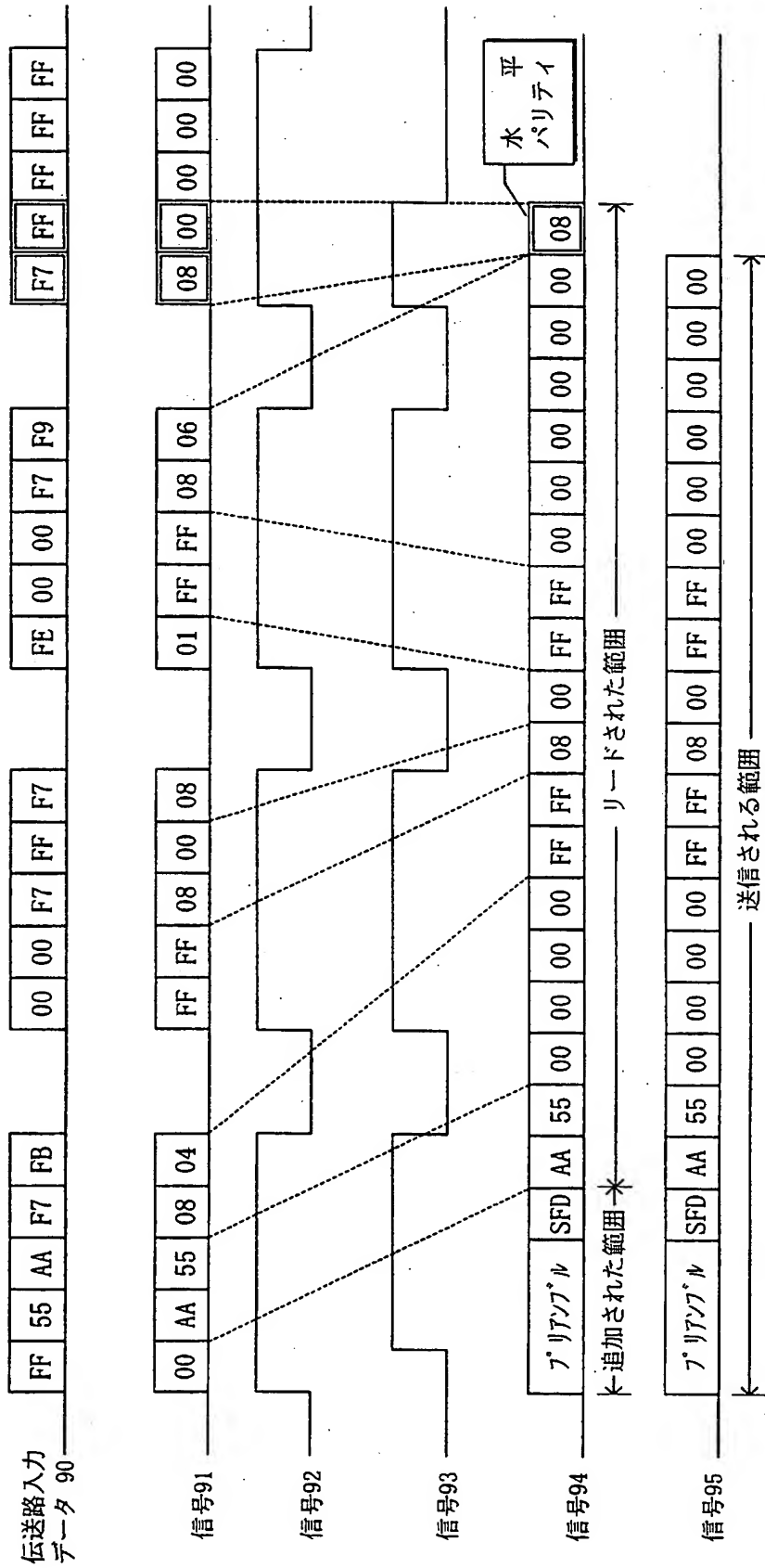


図 6

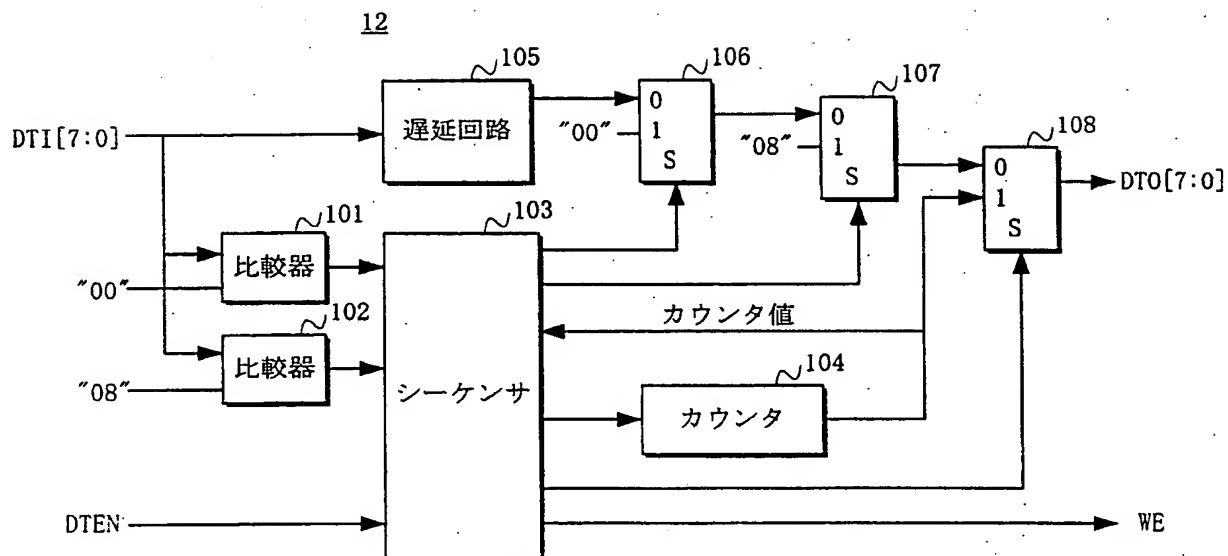


図 7

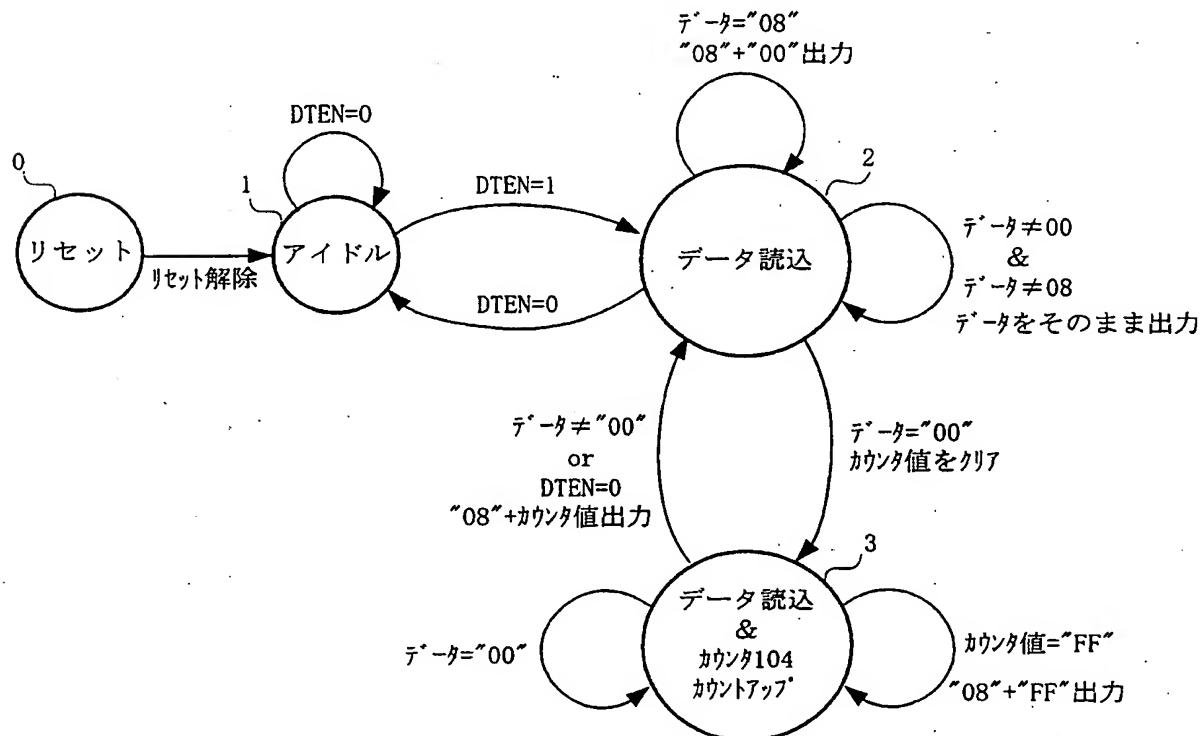
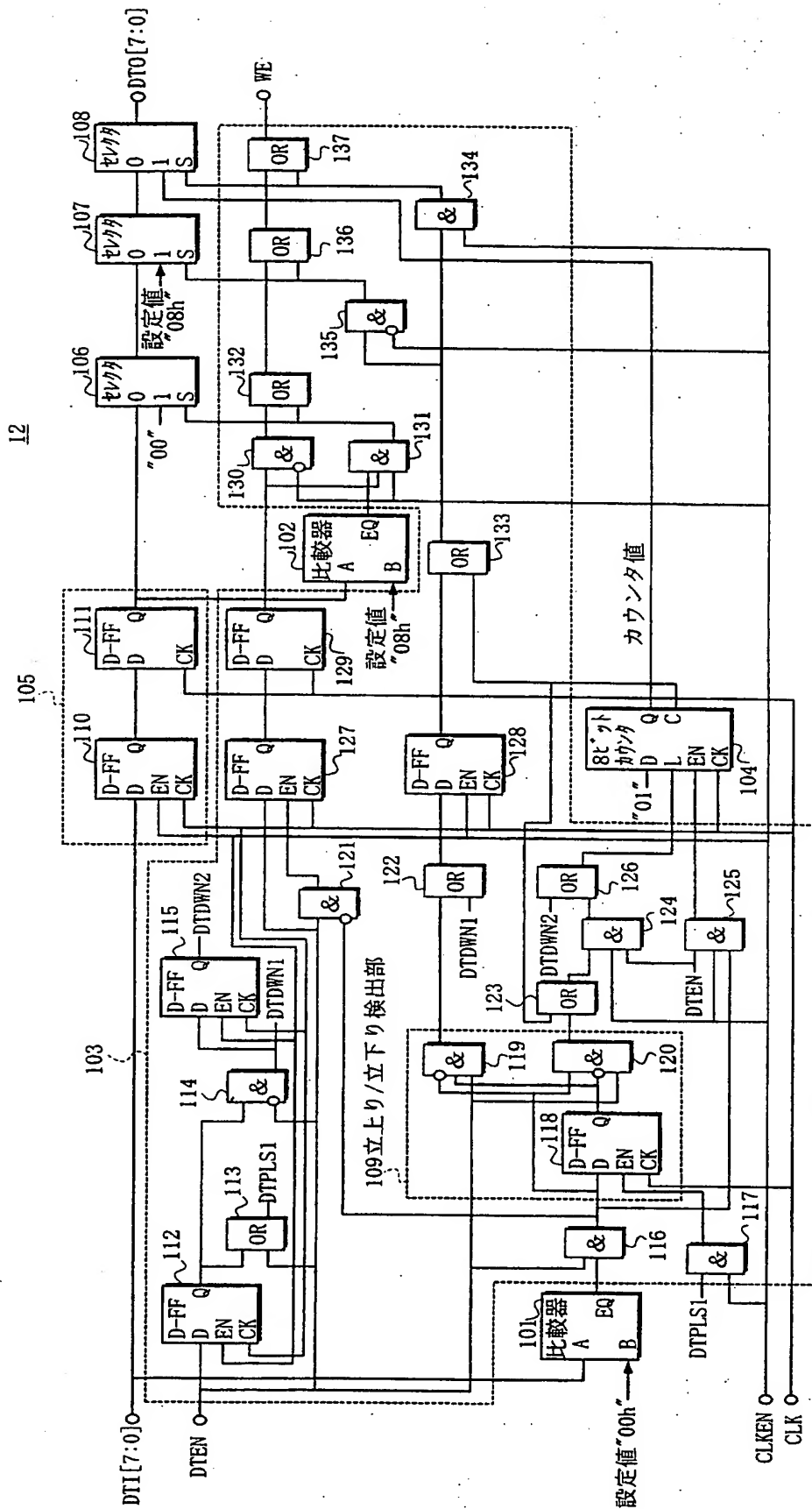


図 8



9
X

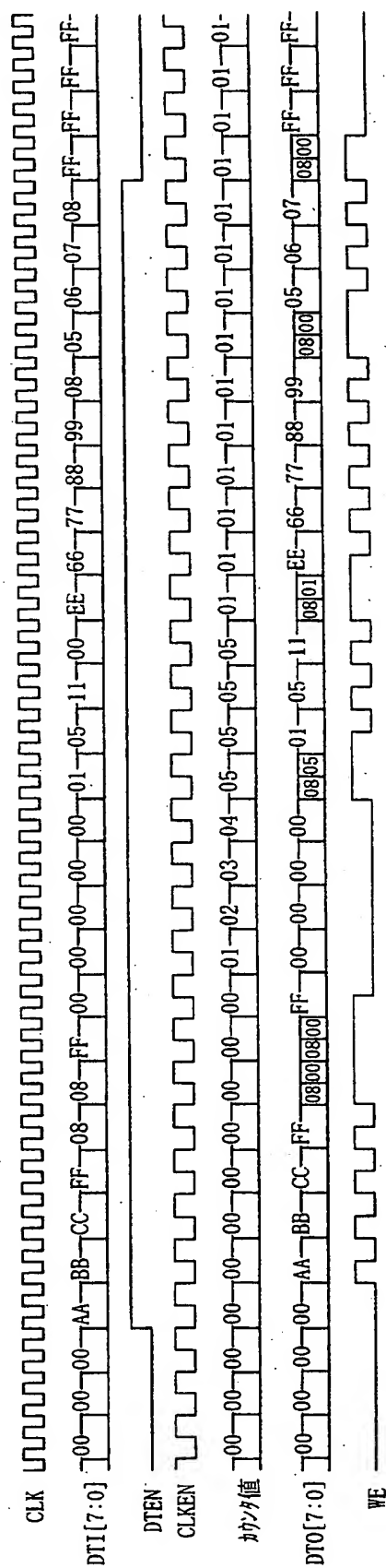


図10

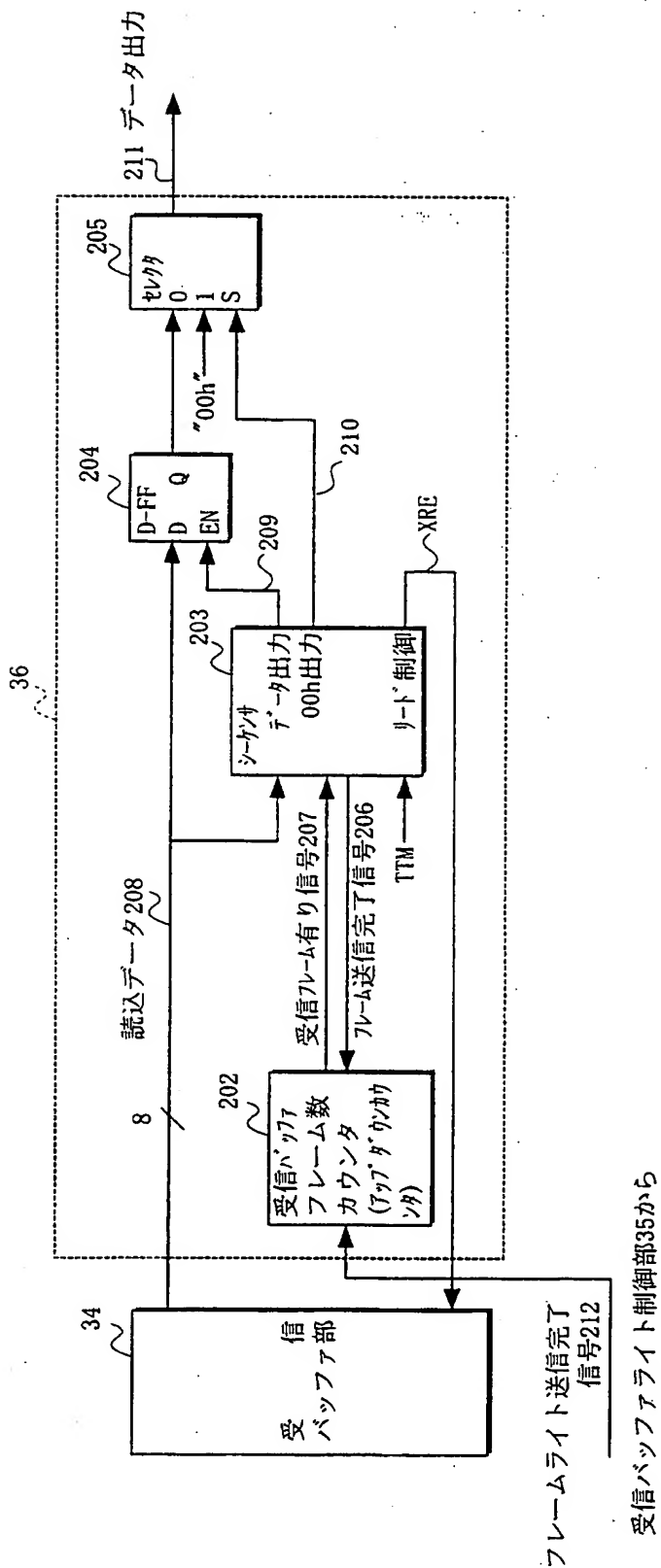
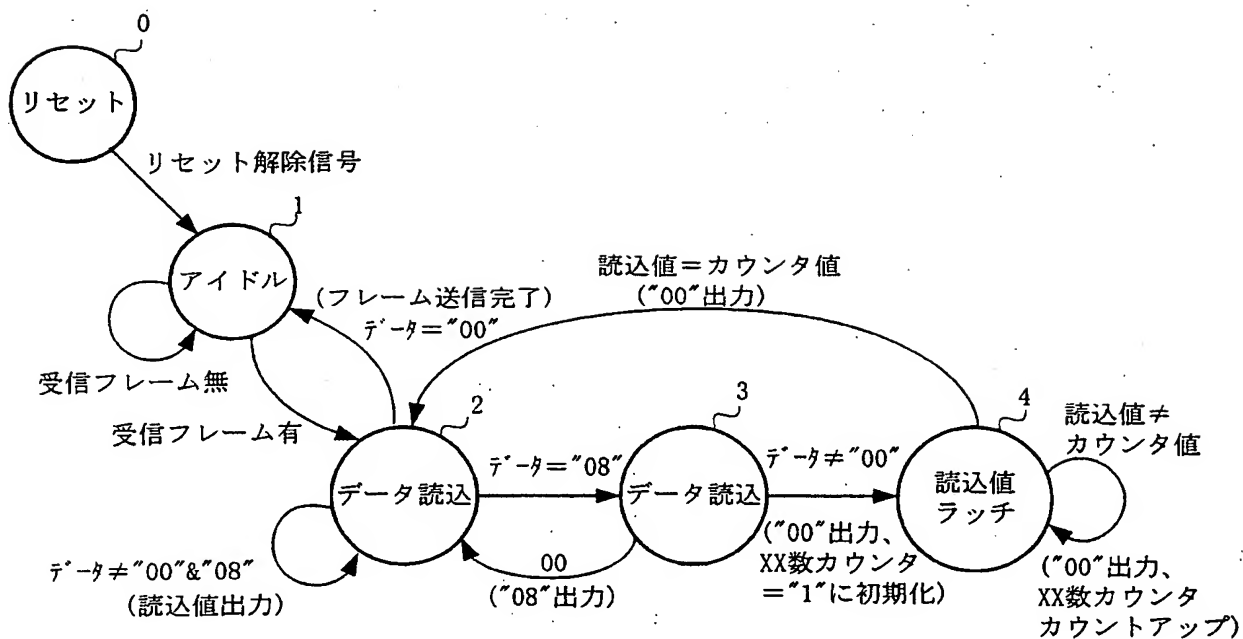


図 1 1



XX: 00h
YY: 08h

図 1 3

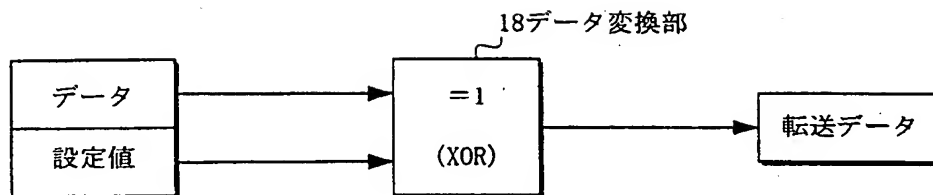


図 1 4

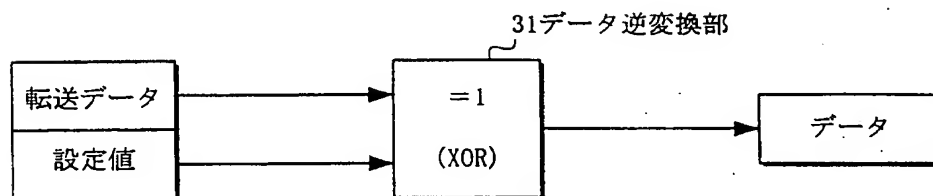


図 1 5

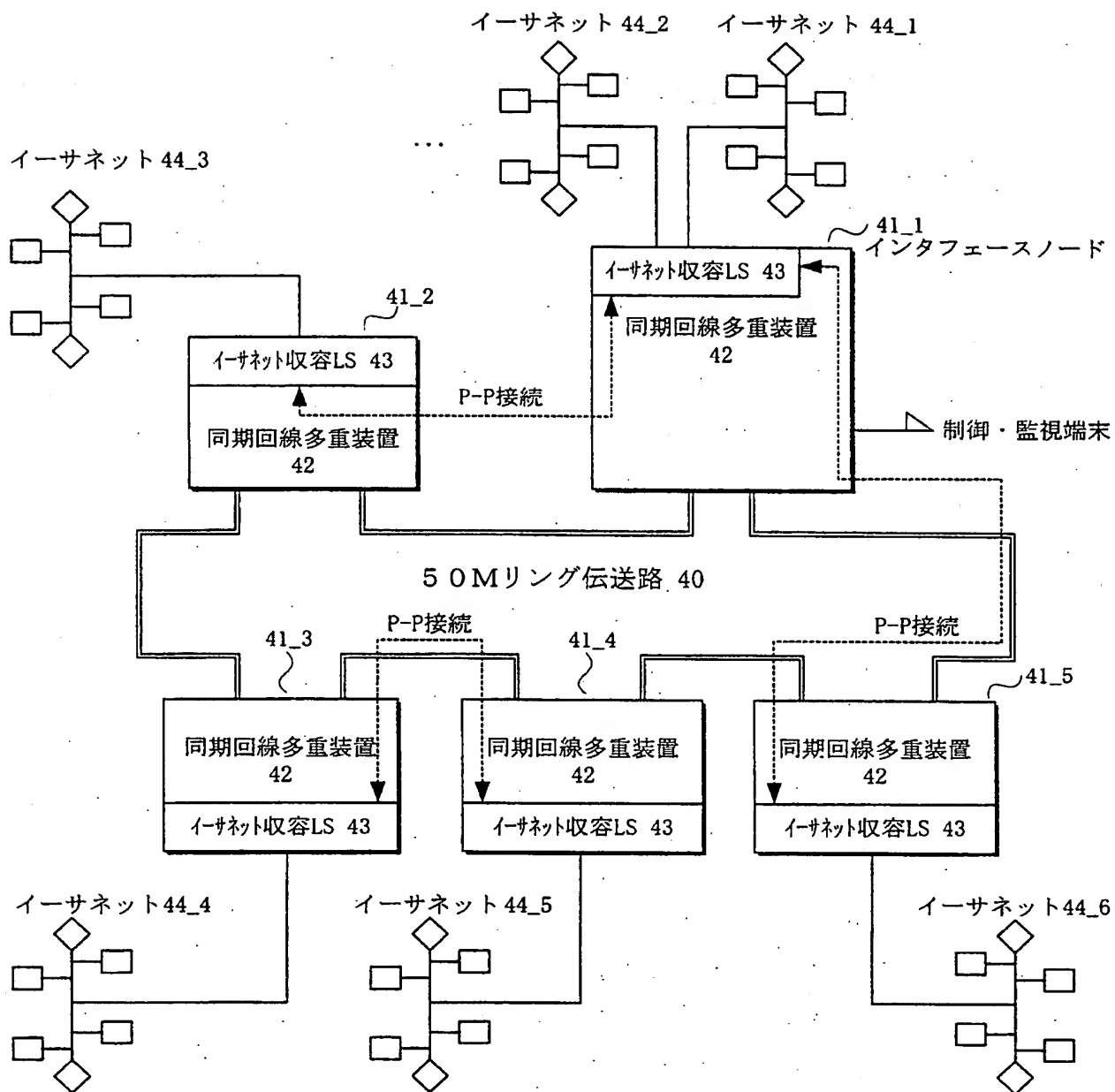


図 1 6

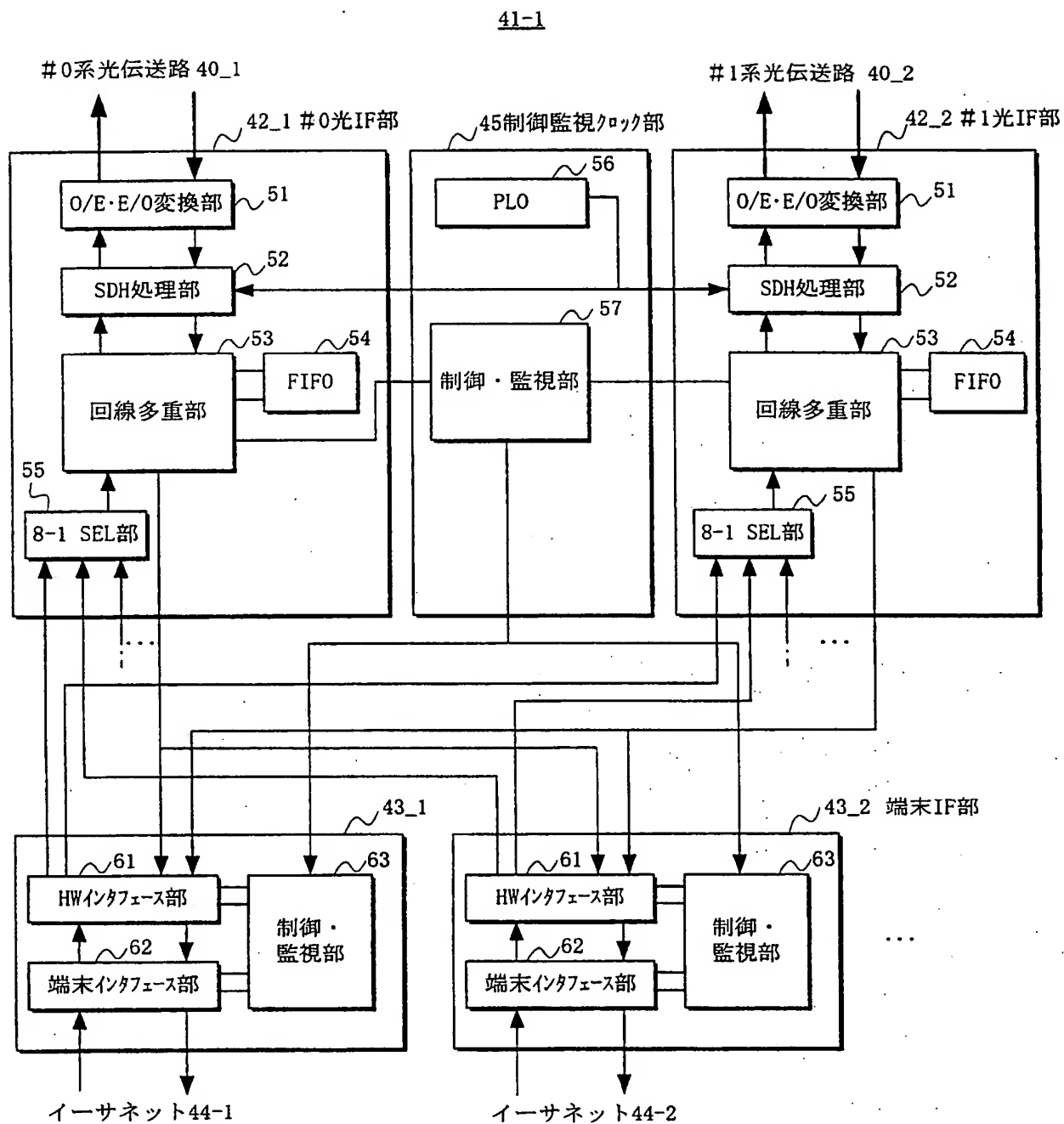


図 17

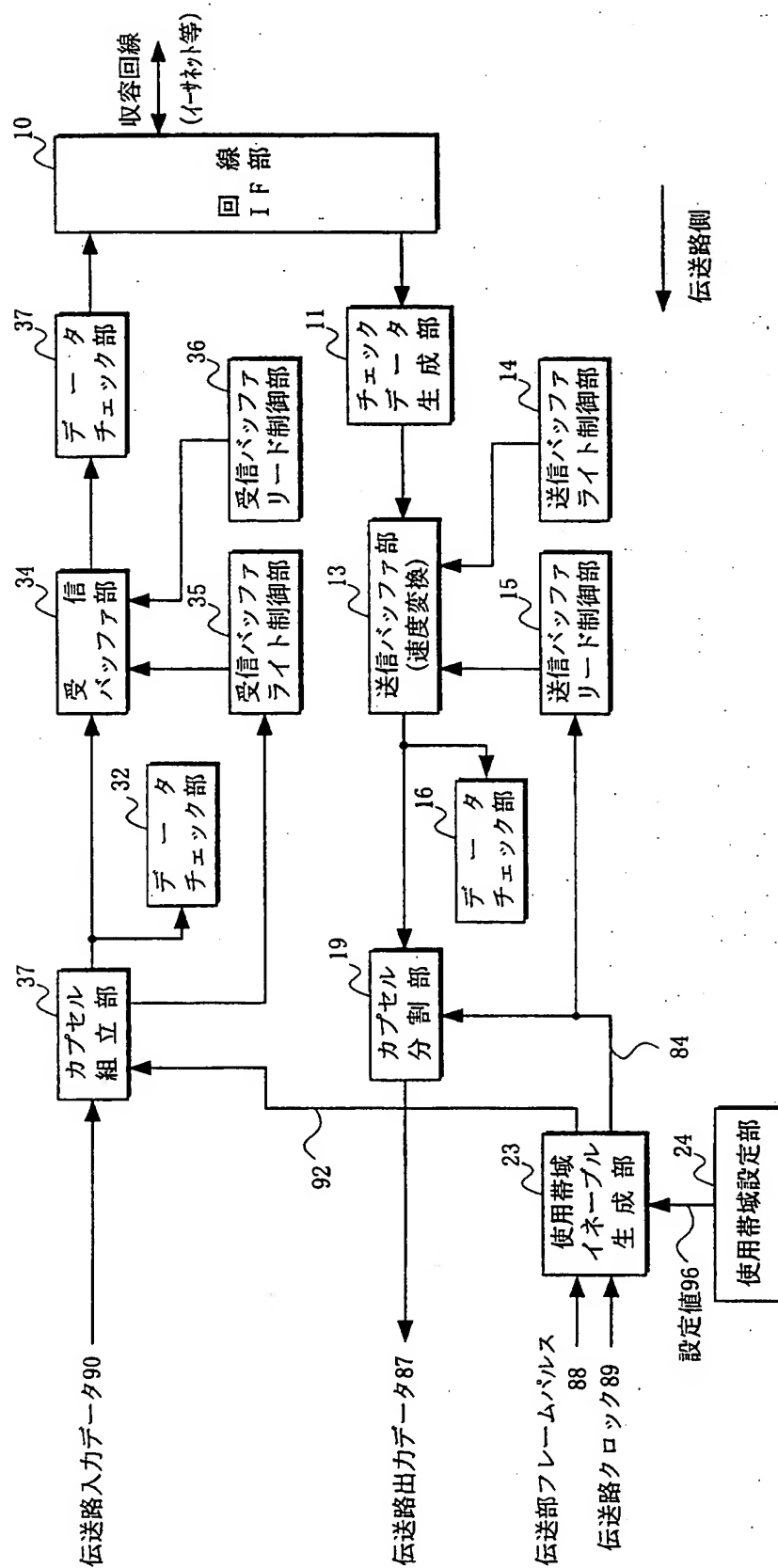
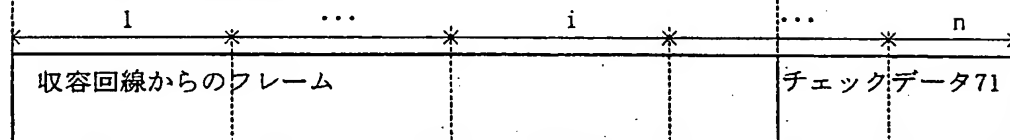


図 18

(1) 収容回線からのフレーム



(2) チェックデータを付加



(3) カプセル化して収容

ヘッダ部72(分割・組立情報)

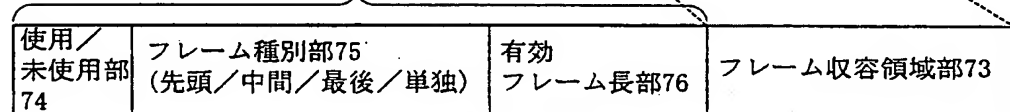


図 19

SOH部												POH部												ヘッダ部												データフレーム収容領域											
1	2	3	4	5	6	7	8	9	10	11	12	...	66	67	68	69	...	86	87	88	89	90																									
A1	A2	C1	J1	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
TS806	TS807	TS808	TS809	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
B1	E1	F1	B3	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
TS86	TS87	TS88	TS89	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
D1	D2	D3	C2	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
TS176	TS177	TS178	TS179	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
H1	H2	H3	G1	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
TS266	TS267	TS268	TS269	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
B2	K1	K2	F2	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
TS356	TS357	TS358	TS359	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
D4	D5	D6	H4	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
TS446	TS447	TS448	TS449	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
D7	D8	D9	Z3	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
TS536	TS537	TS538	TS539	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
D10	D11	D12	Z4	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
TS626	TS627	TS628	TS629	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
Z1	Z2	Z2	Z5	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									
TS716	TS717	TS718	TS719	TS0	TS1	TS2	TS3	TS4	TS5	TS6	TS7	...	TS61	TS62	TS63	TS64	...	TS81	TS82	TS83	TS84	TS85																									

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/04152

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁶ H04L29/08, H04J3/00, H04L1/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁶ H04L29/08, H04J3/00, H04L1/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho (Y1, Y2) 1926-1999 Toroku Jitsuyo Shinan Koho (U) 1994-1999 Kokai Jitsuyo Shinan Koho (U) 1971-1999 Jitsuyo Shinan Koho (Y2) 1996-1999		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 62-220049, A (NEC Corp.), 28 September, 1987 (28. 09. 87), Page 2, upper right column, line 4 to lower left column, line 13 (Family: none)	1-16
A	JP, 3-198432, A (Sharp Corp.), 29 August, 1991 (29. 08. 91), Page 3, upper left column, line 9 to upper right column, line 18 (Family: none)	1-16
A	JP, 10-164172, A (NEC Mobile Communications, Inc.), 19 June, 1998 (19. 06. 98), Page 4, left column, line 29 to right column, line 33 (Family: none)	1-16
A	JP, 3-6924, A (Hitachi, Ltd.), 14 January, 1991 (14. 01. 91), Page 2, lower left column, line 19 to lower right column, line 16 (Family: none)	2-4, 10, 11
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 26 October, 1999 (26. 10. 99)		Date of mailing of the international search report 9 November, 1999 (09. 11. 99)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl[°] H04L29/08, H04J3/00, H04L1/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl[°] H04L29/08, H04J3/00, H04L1/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 (Y1, Y2) 1926-1999

日本国公開実用新案公報 (U) 1971-1999

日本国登録実用新案公報 (U) 1994-1999

日本国実用新案公報 (Y2) 1996-1999

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 62-220049, A (日本電気株式会社), 28. 9月. 1987 (28. 09. 87), 第2 頁右上欄第4行-第2頁左下欄第13行 (ファミリーなし)	1-16
A	JP, 3-198432, A (シャープ株式会社), 29. 8月. 1991 (29. 08. 91), 第3頁 左上欄第9行-第3頁右上欄第18行 (ファミリーなし)	1-16
A	JP, 10-164172, A (日本電気移動通信株式会社), 19. 6月. 1998 (19. 06. 9 8), 第4頁左欄第29行-第4頁右欄第33行 (ファミリーなし)	1-16
A	JP, 3-6924, A (株式会社日立製作所), 14. 1月. 1991 (14. 01. 91), 第2頁 左下欄第19行-第2頁右下欄第16行 (ファミリーなし)	2-4, 10, 11

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

26. 10. 99

国際調査報告の発送日

09.11.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

江嶋 清仁

5K

7928

電話番号 03-3581-1101 内線 3556